



## PATENT ABSTRACTS OF JAPAN

(11) Publication number: **08340676 A**(43) Date of publication of application: **24.12.96**

(51) Int. Cl.

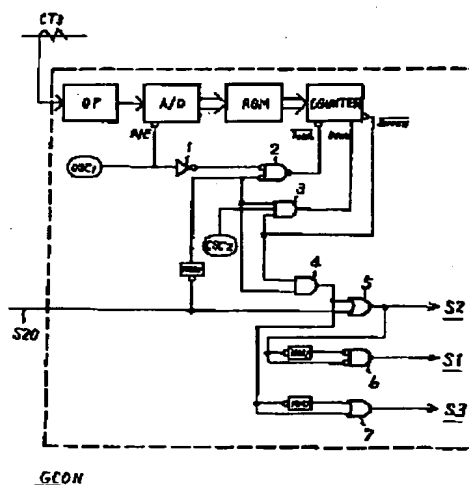
**H02M 7/48**  
**H02M 7/5387**
(21) Application number: **07146663**(22) Date of filing: **14.06.95**(71) Applicant: **TOSHIBA CORP**
(72) Inventor: **FUKAZAWA KATSUMI**  
**KIN HIRONOBU**  
**MAKI KOSHIN**
**(54) CONTROL METHOD AND CONTROLLER FOR  
 RESONANT POWER CONVERTER**
**(57) Abstract:**

**PURPOSE:** To suppress a control delay and losses in a main resonant circuit and an auxiliary resonant circuit to the minimum necessary level by a method wherein the operation time of the resonant circuit is changed in accordance with a load current so as to make a current which is supplied when a switching device is turned off constant.

**CONSTITUTION:** In a gate control circuit GCON, a load current  $I_L$  is detected by a current detector CT3, the detected current signal is inputted to an operation amplifier OP and amplified, a set value which is digitized and written is loaded onto a counter to count a time for operating a resonant circuit. The operation time of the resonant circuit can be set by the loaded value of the counter and the oscillation frequency of an oscillator OSC2. Therefore, by varying the resonant circuit operation time in accordance with the load current value and making the value of a current supplied to a switching device constant, after a switching device to be turned off is turned off, the timing when the switching device of the same arm is turned on can be set

uniquely. As a result, as the oscillation circuit is not unnecessarily operated, the loss can be minimized.

COPYRIGHT: (C)1996,JPO



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-340676

(43) 公開日 平成8年(1996)12月24日

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 2 M 7/48		9181-5H	H 0 2 M 7/48	P
		9181-5H		H
7/5387		9181-5H	7/5387	Z

審査請求 未請求 請求項の数4 O L (全 7 頁)

(21) 出願番号 特願平7-146663

(22) 出願日 平成7年(1995)6月14日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 深沢 勝美

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

(72) 発明者 金 宏信

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

(72) 発明者 真木 康臣

東京都府中市東芝町1番地 株式会社東芝  
府中工場内

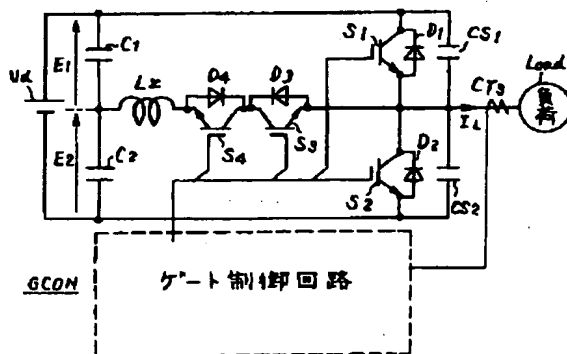
(74) 代理人 弁理士 則近 憲佑

(54) 【発明の名称】 共振型電力変換装置の制御方法及びその制御装置

(57) 【要約】

【目的】本発明は複雑、かつ高性能な検出器を必要とせず、また、制御の遅れや主回路および補助共振回路の損失を必要最小限にする共振型電力変換装置の制御方法を提供することを目的とする。

【構成】共振型電力変換装置を制御する共振型電力変換装置の制御装置において、負荷電流を検出する負荷電流検出手段と、上記負荷電流に応じた転流時に動作する共振回路の動作時間を有するメモリと、転流時に上記動作時間をもとに共振回路を動作させる制御手段とを有し、スイッチング素子がオフするときに上記スイッチング素子に流れる電流が一定値になるように共振回路の動作時間を負荷の電流値に応じて変化させることを特徴とする。



## 【特許請求の範囲】

【請求項1】 スイッチング素子を直列接続し、前記スイッチング素子にはスナバコンデンサがそれぞれに並列に接続され、前記スイッチング素子の接続中点から交流出力端子が引き出されている主回路と、直流電源側にはコンデンサを直列接続した平滑コンデンサと、この平滑コンデンサ直列接続の接続点と前記主回路の前記スイッチング素子の接続中点の間に双方向に電流を流せるように接続した逆導通スイッチング素子の直列回路とリアクトルとが直列接続されている補助共振回路からなる共振型電力変換装置の制御方法において、前記スイッチング素子がオフするときに前記スイッチング素子に流れる電流が一定値になるように共振回路の動作時間を負荷の電流値に応じて変化させることを特徴とする共振型電力変換装置の制御方法。

【請求項2】 請求項1記載の共振型電力変換装置の制御方法において、前記直流電源の出力電圧により前記共振回路の動作時間を補正することを特徴とする共振型電力変換装置の制御方法。

【請求項3】 スイッチング素子を直列接続し、前記スイッチング素子にはスナバコンデンサがそれぞれに並列に接続され、前記スイッチング素子の接続中点から交流出力端子が引き出されている主回路と、直流電源側にはコンデンサを直列接続した平滑コンデンサと、この平滑コンデンサ直列接続の接続点と前記主回路の前記スイッチング素子の接続中点の間に双方向に電流を流せるように接続した逆導通スイッチング素子の直列回路とリアクトルとが直列接続されている補助共振回路からなる共振型電力変換装置を制御する共振型電力変換装置の制御装置において、負荷電流を検出する負荷電流検出手段と、前記負荷電流に応じた転流時に動作する共振回路の動作時間を有するメモリと、転流時に前記動作時間をもとに共振回路を動作させる制御手段とを具備したことを特徴とする共振型電力変換装置の制御装置。

【請求項4】 請求項3記載の共振型電力変換装置の制御装置において、前記直流電源の電圧を検出する電圧検出手段と、前記直流電源の電圧をもとに前記共振回路の動作時間を補正する補正手段とを具備したことを特徴とする共振型電力変換装置の制御装置。

## 【発明の詳細な説明】

## 【0001】

【産業上の利用分野】 本発明は、共振型電力変換装置の制御方法に関する。

## 【0002】

【従来の技術】 近年、インバータの大容量化・高周波スイッチング化に伴い、主回路の半導体素子のスイッチング損失、EMIノイズの増大が大きな問題となってきた。そのスイッチング損失、EMIノイズの低減方法の1つとして共振型インバータ回路が考案されており、様々な回路が開発されている。

【0003】 中でも、インバータ内または補助回路に共振動作を取り入れ、スイッチング素子をゼロ電圧スイッチングさせるモードをもつインバータが発表されており、図5はその代表的な回路の1つである補助共振転流ボール形インバータの回路構成図である。

【0004】 図5において、直流電源Vdには、中性点電圧クランプコンデンサC1、C2が接続され、中性点電圧クランプコンデンサC1、C2には、逆導通フライホイールダイオードD1、D2が接続されたインバータの主回路のスイッチング素子S1、S2が接続され、スイッチング素子S1、S2には、スナバコンデンサCS1、CS2が接続される。

【0005】 更に、中性点電圧クランプコンデンサC1とC2との接続点とスイッチング素子S1とS2との接続点との間に、共振リアクトルLrと逆導通フライホイールダイオードD3、D4が接続された補助共振回路のスイッチング素子S3、S4との直列回路が接続され、スイッチング素子S1とS2との接続点には負荷Loadが接続される。スイッチング素子のゲート信号は、電流検出器CT1、CT2の出力を基に、共振回路制御回路GCにより与えられる。

【0006】 インバータの主回路のスイッチング素子S1、S2は、補助共振回路による共振電流によりゼロ電圧ターンオフスイッチングおよびゼロ電圧、ゼロ電流ターンオンスイッチング動作を行う。また補助共振回路内のスイッチング素子S3、S4はゼロ電流スイッチング動作を行うので、インバータの回路全体でのスイッチング損失は、従来のハードスイッチング素子を用いたインバータに比べ大幅に低減される。なお補助共振転流ボール形インバータの動作原理は平成5年度電気学会産業応用部門全国大会（平成5年8月25～27日開催）の「DC電源内部の分割電圧を利用した部分共振PWMインバータ」に開示されており、既に公知であるので詳細な説明は省略する。

【0007】 また、共振型インバータのスイッチング素子、平滑コンデンサおよび補助共振回路からなる共振回路の制御方法としては、主回路のスイッチング素子の電流値と設定した基準電流値を比較し、転流時にオフすべきスイッチング素子に設定した一定の基準電流値以上の電流が流れるまで補助共振回路を動作させていた。

## 【0008】

【発明が解決しようとする課題】 しかし、従来の共振回路の制御方法は次のような問題点がある。インバータの主回路のスイッチング素子の転流時において、オフすべきスイッチング素子には必ずある一定以上の電流を流し、該スイッチング素子のオフ時に該スイッチング素子に並列接続されたスナバコンデンサを電源電圧まで充電する必要がある。そのため、オフ時に該スイッチング素子の電流値が設定した基準電流値に達しない場合は、補助共振回路を動作させ、オフすべきスイッチング素子の

オフを該スイッチング素子の電流値が基準電流値に達するまで遅らせなければならない。

【0009】オフすべきスイッチング素子の素子の電流値が基準電流値に達するまでオフを遅らす場合、遅れ時間を補償し正確に該スイッチング素子をオフする必要がある。一般に共振回路の動作は共振周期が非常に短く、しかも大電流を流すため、インバータの主回路のスイッチング素子の電流値をフィードバックするには非常に高速かつ高精度な検出器が必要であり制御も複雑となる。

【0010】また、インバータ主回路のスイッチング素子の電流検出の遅れや制御の遅れにより、共振電流を一定値に制御できなくなり必要以上の過大な共振電流が流れてしまう。

【0011】そのため、スイッチング素子のオフ時のスイッチング損失が増加し、補助共振回路の損失も増加する。また、スイッチングの遅れが大きくなるとデッドタイムが大きく変化するため、出力の電圧、電流制御に大きな影響を与えてしまう。

【0012】よって、本発明は複雑、かつ高性能な検出器を必要とせず、前記インバータの主回路のスイッチング素子、スナバコンデンサおよび補助共振回路からなる共振回路の制御を容易かつ正確に行い、制御の遅れや主回路および補助共振回路の損失を必要最小限にする共振型電力変換装置の制御方法を提供することを目的とする。

【0013】

【課題を解決するための手段】上記目的を達成するために、本発明の請求項1記載の共振型電力変換装置の制御方法では、スイッチング素子を直列接続し、上記スイッチング素子にはスナバコンデンサがそれぞれに並列に接続され、上記スイッチング素子の接続中点から交流出力端子が引き出されている主回路と、直流電源側にはコンデンサを直列接続した平滑コンデンサと、この平滑コンデンサ直列接続の接続点と上記主回路の上記スイッチング素子の接続中点の間に双方向に電流を流せるように接続した逆導通スイッチング素子の直列回路とリアクトルとが直列接続されている補助共振回路からなる共振型電力変換装置の制御方法において、上記スイッチング素子がオフするときに上記スイッチング素子に流れる電流が一定値になるように共振回路の動作時間を負荷の電流値に応じて変化させることを特徴とする。

【0014】本発明の請求項2記載の共振型電力変換装置の制御方法では、請求項1記載の共振型電力変換装置の制御方法において、上記直流電源の出力電圧により上記共振回路の動作時間を補正することを特徴とする。

【0015】本発明の請求項3記載の共振型電力変換装置の制御装置では、スイッチング素子を直列接続し、上記スイッチング素子にはスナバコンデンサがそれぞれに並列に接続され、上記スイッチング素子の接続中点から交流出力端子が引き出されている主回路と、直流電源側

にはコンデンサを直列接続した平滑コンデンサと、この平滑コンデンサ直列接続の接続点と上記主回路の上記スイッチング素子の接続中点の間に双方向に電流を流せるように接続した逆導通スイッチング素子の直列回路とリアクトルとが直列接続されている補助共振回路からなる共振型電力変換装置を制御する共振型電力変換装置の制御装置において、負荷電流を検出する負荷電流検出手段と、上記負荷電流に応じた転流時に動作する共振回路の動作時間を有するメモリと、転流時に上記動作時間をもとに共振回路を動作させる制御手段とを具備したことを特徴とする。

【0016】本発明の請求項4記載の共振型電力変換装置の制御装置では、請求項3記載の共振型電力変換装置の制御装置において、上記直流電源の電圧を検出する電圧検出手段と、上記直流電源の電圧をもとに上記共振回路の動作時間を補正する補正手段とを具備したことを特徴とする。

【0017】

【作用】本発明の請求項1記載の共振型電力変換装置の制御方法では、共振回路の動作時間を負荷の電流値に応じて変化させ、主回路のオフすべきスイッチング素子に流れる電流を一定値に達するまでオンさせ、一定値に達した後にオフする。スイッチング素子に流れる電流を一定値にすることで、常にオフした主回路スイッチング素子に並列に接続されたスナバコンデンサへの充電時間が一意的に決まるので、オフすべきスイッチング素子がオフした後は、同一アームのオンさせるべきスイッチング素子のオンするタイミングを一意的に設定することができる。

【0018】本発明の請求項2記載の共振型電力変換装置の制御方法では、請求項1記載の共振型電力変換装置の制御方法において、共振回路の動作時間を直流電源の電圧値に応じて補正するすることで、より精密な制御を行うことができる。

【0019】本発明の請求項3記載の共振型電力変換装置の制御装置では、共振回路の動作時間を負荷の電流値に応じて変化させ、主回路のオフすべきスイッチング素子に流れる電流を一定値に達するまでオンさせ、一定値に達した後にオフする。スイッチング素子に流れる電流を一定値にすることで、常にオフした主回路スイッチング素子に並列に接続されたスナバコンデンサへの充電時間が一意的に決まるので、オフすべきスイッチング素子がオフした後は、同一アームのオンさせるべきスイッチング素子のオンするタイミングを一意的に設定することができる。

【0020】本発明の請求項4記載の共振型電力変換装置の制御装置では、請求項3記載の共振型電力変換装置の制御装置において、共振回路の動作時間を直流電源の電圧値に応じて補正するすることで、より精密な制御を行うことができる。

## 【0021】

【実施例】以下、本発明の実施例を図面を参照して説明する。本発明の第1の実施例を図1乃至図3を用いて説明する。図1において、直流電源Vdには、中性点電圧クランプコンデンサC1、C2が接続され、中性点電圧クランプコンデンサC1、C2には、逆導通フライホイールダイオードD1、D2が接続されたインバータの主回路のスイッチング素子S1、S2が接続され、スイッチング素子S1、S2には、スナバコンデンサCS1、CS2が接続される。

【0022】更に、中性点電圧クランプコンデンサC1とC2との接続点とスイッチング素子S1とS2との接続点との間に、共振リアクトルLrと逆導通フライホイールダイオードD3、D4が接続された補助共振回路のスイッチング素子S3、S4との直列回路が接続され、スイッチング素子S1とS2との接続点には負荷Loadが接続される。スイッチング素子のゲート信号は、負荷電流を検出する電流検出器CT3の出力を基に、ゲート制御回路GCONにより与えられる。

【0023】負荷電流は共振電流に比べ変化が緩やかであり、電流検出器CT3は特に高性能、高速な検出器である必要はない。また、負荷電流は電流変化が少ないため検出遅れ等による誤差も少ない。

【0024】図2にゲート制御回路GCONの具体的な一実施例を示す。この回路は、負荷電流ILを電流検出器CT3で検出し、オペアンプOPに入力して信号を増幅し、その値をアナログ-デジタル変換器A/Dに入力し信号をデジタル化し、その値をリードオンリーメモリROMに入力する。リードオンリーメモリROMにはあらかじめ設定した値が書き込まれているのでその値をカウンタにロードする。そしてカウンタで共振回路を動作させる時間をカウントする。

【0025】次に個々の動作について説明する。ここでは、スイッチング素子S2からスイッチング素子S1への転流時について説明する。電流検出器CT3で検出された負荷電流を増幅したオペアンプOPの出力を入力するアナログ-デジタル変換器A/Dは、発信器OSC1の立ち上がりで変換を開始する。変換終了後はその値をリードオンリーメモリROMに入力する。

【0026】リードオンリーメモリROMは、アナログ-デジタル変換器A/Dからの入力の応じた予め設定した値を第1発信器OSC1の立ち上がりで論理回路2が成立するとリードオンリーメモリROMの値をカウンタにロードする。

【0027】スイッチング素子S2の制御信号S2OはS2に信号を出力している間は"1"を出力し、S2の転流時には"0"となる。そのため、通常運転時は"1"を出力し続けるので単安定回路MM2は動作しないので"0"を出力している。よって、通常運転時は論理回路1の出力と単安定回路MM2の出力とを入力とする論

理回路2が成立するのでカウンタは新しいROMのデータに更新される。

【0028】S2からS1への転流時はS2の信号がオフするのでS2Oはこの瞬間"0"になる。S2Oが"0"になった瞬間には単安定回路MM2が動作し出力が"1"となり論理回路2を遮断して、カウンタのロード信号LOADを遮断してROMのデータの更新はしない。つまり主回路スイッチング素子の転流時にはカウンタの値は更新しない。

【0029】そして、転流時には第2の発信器OSC2によってカウントダウンを開始し、カウンタの値が"0"になった時点でカウンタのボロー信号BORROWが"0"になるのでカウントダウンは終了する。

【0030】つまり、カウンタのロードした値と発信器OSC2の発信周波数で共振回路の動作時間を設定することができる。例えば、発信器OSC2の発信周波数を10MHzで設定してあればカウンタの値で共振回路は0.1μsecの精度で制御できることになる。

【0031】また、通常のインバータではスイッチング素子S2の駆動信号は制御信号S2Oと一致するが、共振型インバータではスイッチング素子S2の転流後も共振動作のためオフを遅らせる必要がある。このために、スイッチング素子S2の駆動信号は制御信号S2Oと論理回路4の出力とのORとなる。論理回路4の出力は、ボロー信号BORROWと単安定回路MM2の出力とのANDであり、転流信号が発生した後のスイッチング素子S2をオンさせる時間となる。

【0032】論理回路4の出力は共振回路のスイッチング素子S3の制御信号として単安定回路MM3と論理回路7にも入力される。スイッチング素子S3の信号はスイッチング素子S2が"0"になった後も単安定回路MM3が"1"となりスイッチング素子S2より単安定回路の動作時間T3だけ長く"1"の信号を出力して動作させている。

【0033】スイッチング素子S1の信号はスイッチング素子S2が出力している間は論理回路6によって遮断していて、スイッチング素子S2がオフした後も単安定回路MM1で決まる時間だけ遅れて動作することになる。

【0034】以上の論理シーケンスを図3に示す。更に、スイッチング素子S2の転流時には、零電圧スイッチングさせるために共振回路を動作させスイッチング素子S2をオフする瞬間にスイッチング素子S2に流れる電流を負荷にかかわらず一定にする必要があり、そのために、負荷電流によって共振電流も増加させなければならない。ここで、負荷電流をIL、スイッチング素子S2に流れる電流をIS2、共振電流をILrとすると、

## 【0035】

$$【数1】 IS2 = ILr - IL \quad \dots (1)$$

で表せる。また、スイッチング素子S2がオンしている時の共振電流ILr[A]は、コンデンサC2の電圧をE2

【V】、共振リアクトルの値を $L_r$  [H] とすると、

【0036】

【数2】

$$I_{Lr} = \frac{E_2}{L_r} * t \quad \dots (2)$$

但し、 $t$  : 時間 [sec] となる。そのため、負荷に流れる電流が大きくなればなるほど共振回路に流れる電流は大きくなるので共振回路の動作時間は長くする必要がある。

【0037】そして、スイッチング素子 $S_2$ に流れる電流が一定であればスイッチング素子 $S_2$ オフ後にスナバコンデンサ $SC_2$ に流れる電流も一定となり、スナバコンデンサ $CS_2$ の電圧の立ち上がりも一定となるのでスイッチング素子 $S_1$ のオンするタイミングもスイッチング素子 $S_2$ オフ後からは予め設定したゼロ電圧ターンオンが成り立つ様な一定値でよく負荷電流で制御させる必要はない。

【0038】なお、本実施例の説明では、スイッチング素子 $S_2$ から $S_1$ への転流時について説明したが、 $S_1$ から $S_2$ への転流時はスイッチング素子 $S_4$ を使用して全く同様な方法で共振回路動作をさせる事ができるので、本発明を適用出来ることは明白であるので詳細な説明は省略する。

【0039】本実施例によれば、共振回路動作時間を負荷の電流値に応じて変化させ、スイッチング素子に流れる電流を一定値にすることで、常にオフした主回路スイッチング素子に並列に接続されたスナバコンデンサへの充電時間が一意的に決まるので、オフすべきスイッチング素子がオフした後は、同一アームのオンさせるべきスイッチング素子のオンするタイミングを一意的に設定することができる。

【0040】よって、本実施例の共振型インバータの制御回路では、高速、高性能な検出器を必要とせず安定に動作させることができる。また、共振回路の制御が容易になることで信頼性も向上する。更に、共振回路動作も必要最小限の共振電流で制御させるため、過剰に共振回路を動作させないで済むので、共振回路の損失を最小限に抑えることができる。また、個々の共振型インバータの回路によってあらかじめデータを取り、ROMのデータを書き込めば、共振回路に起因する損失を考慮したデータとなるのできわめて安定な動作とすることができ

る。

【0041】次に、本発明の第2の実施例について説明する。第2の実施例は、第1の実施例の(2)式で示した様に、共振回路電流 $I_{Lr}$ は電源電圧によって変化することに着目し、電源電圧の大きさによって、共振回路の動作時間の制御データを変更するようにしたものである。

【0042】図4は第2の実施例のゲート制御回路を示す構成図であり、第1の実施例と同一部分については省

略している。図4のゲート制御回路では、電源電圧 $V_d$ を検出し、抵抗 $R_1$ 、 $R_2$ で分圧し、 $R_2$ の端子電圧 $V_{d2}$ をコンパレータCOM1、COM2、COM3の正入力端子に接続する。

【0043】一方、コンパレータCOM1の負入力端子には $V_1$ の電圧指令値を、COM2の負入力端子には $V_2$ の電圧指令値を、COM3の負入力端子には $V_3$ の電圧指令値をそれぞれ入力する。但し、電圧指令値の大きさは、 $V_1 > V_2 > V_3$ とする。

【0044】このとき、COM1は、 $V_{d2} > V_1$ のときに"1"を出力し、 $V_{d2} < V_1$ のときには"0"を出力する。同様に、COM2は、 $V_{d2} > V_2$ のときに"1"を出力し、 $V_{d2} < V_2$ のときには"0"を出力する。

【0045】同様に、COM3は、 $V_{d2} > V_3$ のときに"1"を出力し、 $V_{d2} < V_3$ のときには"0"を出力する。リードオンリーメモリROMのアドレスA10には、COM1の出力が入力される。

【0046】リードオンリーメモリROMのアドレスA9には、COM1の出力を入力としたNOT回路10の出力とCOM2の出力とを入力としたAND回路11の出力が入力される。

【0047】リードオンリーメモリROMのアドレスA8には、COM2の出力を入力としたNOT回路12の出力とCOM3の出力とを入力としたAND回路13の出力が入力される。

【0048】リードオンリーメモリROMのアドレスA0乃至A7には、アナログーデジタル変換器A/Dの出力が入力される。リードオンリーメモリROMは、入力アドレスに応じた共振回路の動作時間の制御データを持っている。

【0049】リードオンリーメモリROMの出力は、第1の実施例と同様のタイミングでカウンタに入力される。以上の接続にすると、 $V_{d2} > V_1$ の時にはROMのアドレスA10が"1"、アドレスA9が"0"、A8は"0"となりその時のデータが取り出せる。

【0050】同様に、 $V_1 > V_{d2} > V_2$ の時にはROMのアドレスA10が"0"、アドレスA9が"1"、A8は"0"となる。同様に、 $V_2 > V_{d2} > V_3$ の時にはROMのアドレスA10が"0"、アドレスA9が"0"、A8は"1"となる。

【0051】また、 $V_{d2} < V_3$ の時にはアドレスA8、A9、A10とも"0"となる。つまり、電源電圧 $V_d$ の電圧の値によってもROMの値を変え、より精密な制御を行うことができるようにしたものである。

【0052】なお、説明としてコンパレータ3個使用した回路で説明したがこれは本発明を説明する一実施例を示したもので特に本発明で制約するものではない。また、アナログーデジタル変換器A/D、リードオンリーメモリROM、カウンタCOUNTERは図2に示したもの

で良く、新たに追加する必要はない。但し、ROMの容量は精密に制御するに従って大きくなる。

### 【0053】

【発明の効果】本発明の請求項1記載の共振型電力変換装置の制御方法では、共振回路の動作時間を負荷の電流値に応じて変化させるため、負荷電流の検出には高速、高性能な検出器を必要とせず安定に動作させることができる。また、共振回路の制御が容易になることで信頼性も向上する。更に、共振回路動作も必要最小限の共振電流で制御させるため、過剰に共振回路を動作させないで済むので、共振回路の損失を最小限に抑えることができる。また、個々の共振型インバータの回路によってあらかじめデータを取り、ROMのデータを書き込めば、共振回路に起因する損失を考慮したデータとなるのできわめて安定な動作とすることができる。

【0054】本発明の請求項2記載の共振型電力変換装置の制御方法では、請求項1記載の共振型電力変換装置の制御方法の効果に加え、共振回路の動作時間を直流電源の電圧値に応じて補正することで、より精密な制御を行うことができる。

【0055】本発明の請求項3記載の共振型電力変換装置の制御装置では、共振回路の動作時間を負荷の電流値に応じて変化させるため、負荷電流の検出には高速、高性能な検出器を必要とせず安定に動作させることができる。また、共振回路の制御が容易になることで信頼性も向上する。更に、共振回路動作も必要最小限の共振電流で制御させるため、過剰に共振回路を動作させないで済むので、共振回路の損失を最小限に抑えることができる。また、個々の共振型インバータの回路によってあらかじめデータを取り、ROMのデータを書き込めば、共振回路に起因する損失を考慮したデータとなるのできわめて安定な動作とすることができる。

【0056】本発明の請求項4記載の共振型電力変換装

置の制御装置では、請求項3記載の共振型電力変換装置の制御装置の効果に加え、共振回路の動作時間を直流電源の電圧値に応じて補正することで、より精密な制御を行うことができる。

### 【図面の簡単な説明】

【図1】 本発明の第1の実施例の共振ボール型インバータの構成図。

【図2】 本発明の第1の実施例のゲート制御回路の詳細図。

【図3】 本発明の第1の実施例の動作シーケンス図。

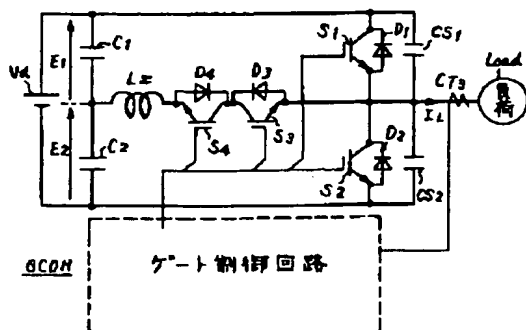
【図4】 本発明の第2の実施例のゲート制御回路の構成図。

【図5】 従来の共振ボール型インバータの構成図。

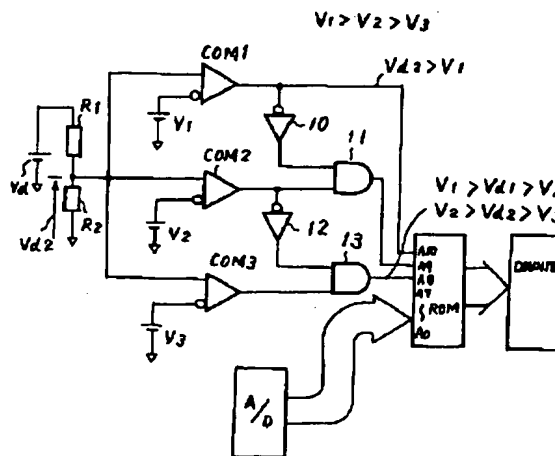
### 【符号の説明】

S1～S4・・・スイッチング素子  
D1～D4・・・逆導通ダイオード  
CS1、CS2・・・スナバコンデンサ  
C1、C2・・・中性点クランプコンデンサ  
Lr・・・共振リアクトル  
Vd・・・直流電源  
LOAD・・・負荷  
CT1～CT3・・・電流検出器  
GCON・・・ゲート制御回路  
OP・・・オペアンプ  
A/D・・・アナログーデジタル変換器  
ROM・・・リードオンリーメモリ  
COUNTER・・・カウンタ  
OSC1、OSC2・・・発信器  
MM1～MM3・・・単安定回路  
COM1～COM3・・・コンパレータ  
R1、R2・・・抵抗  
1～7、10～13・・・論理回路

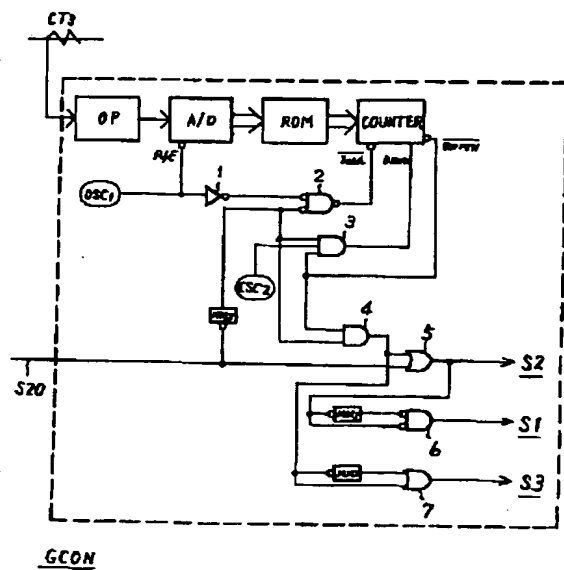
【図1】



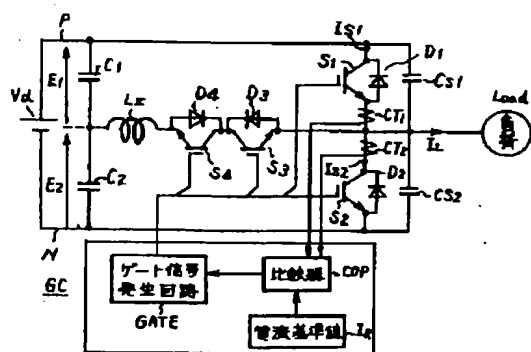
【図4】



【図 2】



【図 5】



【図3】

